

Изучение архитектуры БИС параллельного интерфейса КР580ВВ55А.

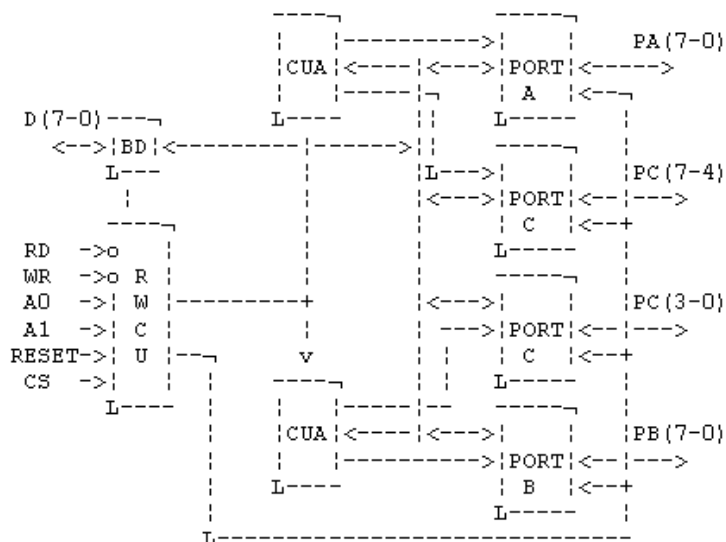
БИС программируемого параллельного интерфейса КР580ВВ55 предназначена для организации ввода/вывода параллельной информации различного формата и позволяет реализовать большинство известных протоколов обмена по параллельным каналам. БИС параллельного программируемого интерфейса (ППИ) может использоваться для сопряжения микропроцессора со стандартным периферийным оборудованием (дисплеем, телетайпом, накопителем).

Структурная схема ППИ приведена на рис.1а.

В состав БИС входят: двунаправленный 8-разрядный буфер данных (BD), связывающий ППИ с системной шиной данных; блок управления записью/чтением (RWCU), обеспечивающий управление внешними и внутренними передачами данных, управляющих слов и информации о состоянии ППИ; три 8-разрядных канала ввода/вывода (PORT A, B, C) для обмена информацией с внешними устройствами; схема управления группой А (CU A), вырабатывающая сигналы управления каналом А и старшими разрядами канала С [PC(7-4)]; схема управления группой В (CU B), вырабатывающая сигналы управления каналом В и младшими разрядами канала С [PC(3-0)].

Назначения входных, выходных и управляющих сигналов ППИ приведены при описании выводов микросхемы в табл.1. Сопряжение БИС КР580ВВ55 со стандартной системной шиной показаны на рис.1б. Сигналы управления работой ППИ подаются на блок RWCU (рис.1а) и вместе с адресными входами A0, A1 задают вид операции, выполняемой БИС (табл.2).

Рис.1а



Режим работы каждого из каналов ППИ программируется с помощью управляющего слова. Управляющее слово может задать один из трех режимов :

- основной режим ввода/вывода (режим 0), стробируемый ввод/вывод (режим 1),
- режим двунаправленной передачи информации (режим 2).

Одним управляющим словом можно установить различные режимы работы для каждого из каналов. Формат управляющего слова представлен на рис.1в.

Канал А может работать в любом из трех режимов, канал В в режимах 0 и 1. Канал С может быть использован для передачи данных только в режиме 0, а в остальных режимах он служит для передачи управляющих сигналов, сопровождающих процесс обмена по каналам А и В.

Рис.1б

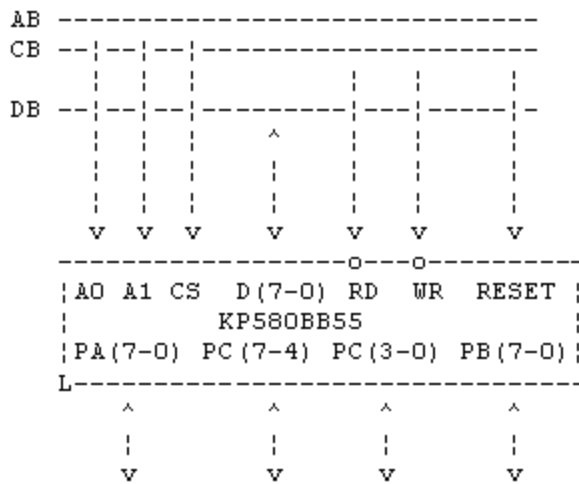


Рис.1в

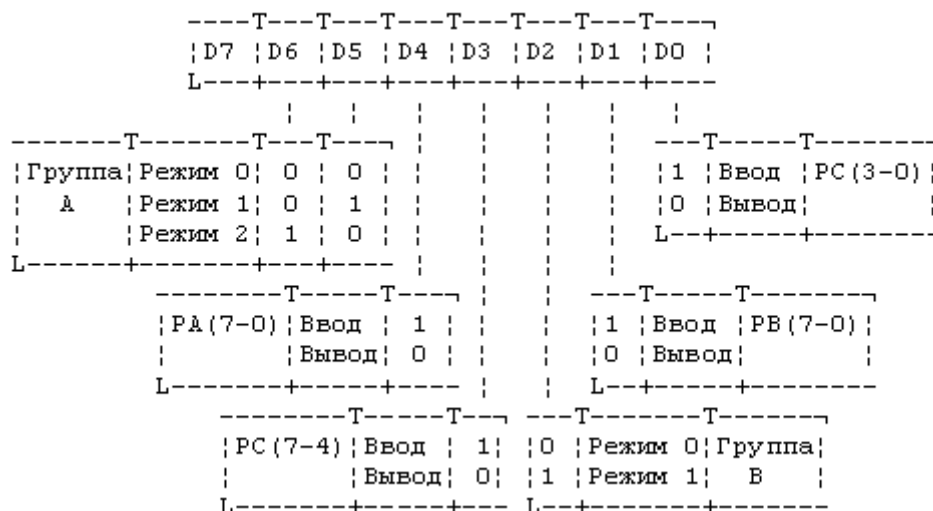


Рис.2а, Рис.2б

Рис.2а								Рис.2б							
K	PA(7-0)	<=						K	PA(7-0)	=>					
P	PC(7,6)	<->	I/O					P	PC(4,5)	<->	I/O				
5	PC5	->	IBFa					5	PC7	o->	OBFa				
8	PC4	o<-	STBa					8	PC6	o<-	ACKa				
0	PC3	->	INTRa					0	PC3	->	INTRa				
B	PB(7-0)	<=						B	PB(7-0)	=>					
B	PC2	o<-	STBb					B	PC2	o<-	ACKb				
5	PC1	->	IBFb					5	PC1	o->	OBFb				
5	PC0	->	INTRb					5	PC0	->	INTRb				
L-----								L-----							
D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---
1	0	1	1	1/0	1	1	X	1	0	1	0	1/0	1	0	X
L-----								L-----							

Рис.2в

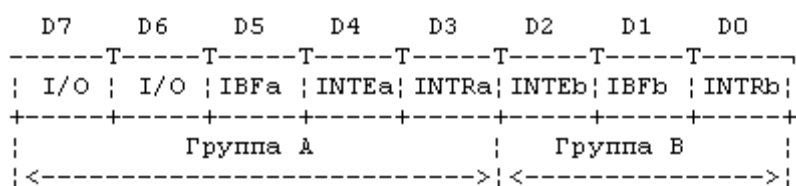
K	PA(7-0)	=>					
P	PC(4,5)	<->	I/O				
5	PC7	o->	OBFa				
8	PC6	o<-	ACKa				
0	PC3	->	INTRa				
B	PB(7-0)	<=					
B	PC2	o<-	STBb				
5	PC1	->	IBFb				
5	PC0	->	INTRb				
L-----							

Рис.3а Рис.3б

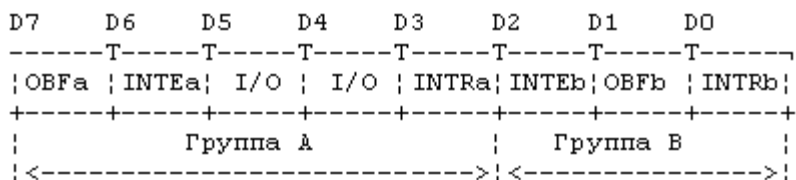
Рис.3а								Рис.3б							
K	PA(7-0)	<=>						K	PA(7-0)	<=>					
P	PC3	->	INTRa					P	PC3	->	INTRa				
5	PC4	o<-	STBa					5	PC4	o<-	STBa				
8	PC5	->	IBFa					8	PC5	->	IBFa				
0	PC6	o<-	ACKa					0	PC6	o<-	ACKa				
B	PC7	o->	OBFa					B	PC7	o->	OBFa				
B	PB(7-0)	<=>						B	PB(7-0)	=>					
5	PC(2-0)	<=>						5	PC2	o->	OBFb				
5								5	PC1	o<-	ACKb				
L-----								L-----							
D7	D6	D5	D4	D3	D2	D1	D0	D7	D6	D5	D4	D3	D2	D1	D0
---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---	---T---
1	1	X	X	X	1/0	1/0	1/0	1	1	X	X	X	1	0	X
L-----								L-----							

Рис.3в

Режим 1. Ввод



Режим 1. Вывод



Режим 2.

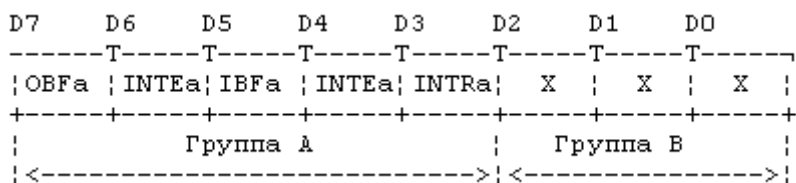


Таблица 1. Описание выводов ППИ.

Обозначение вывода	Номер контакта	Назначение вывода
D(7-0)	27,28,29,30,31,32,33,34	Ввод/вывод данных
RD	5	Чтение; L-уровень сигнала разрешает считывание информации из регистра, адресуемого по входам A0,A1 на шину D(7-0)
WR	36	Запись; L-уровень сигнала разрешает запись информации с шины D(7-0) в регистр ППИ, адресуемый по входам A0,A1
A0,A1	9,8	Входы для адресации внутренних регистров
RESET	35	Сброс; H-уровень сигнала обнуляет регистр управляющего слова и устанавливает все порты в режим ввода
CS	6	Выбор микросхемы; L-уровень сигнала подключает ППИ к системной шине

PA(7-0)	37,38,39,40,1,2,3,4	Вход/выход канала А
PB(7-0)	15,24,23,22,21,20,19,18	Вход/выход канала В
PC(7-0)	10,11,12,13,17,16,15,14	Вход/выход канала С
Ucc	26	Напряжение питания (+5 В)
GND	7	Напряжение питания (0 В)

Разряд D7 управляющего слова (рис.1в) определяет либо установку режимов работы каналов (D7=1), либо работу ППИ в режиме сброса/установки отдельных разрядов канала С (D7=0). При поразрядном управлении каналом С разряды D3-D1 определяют номер модифицируемого разряда; разряд D0 задает сброс (D0=0) или установку (D0=1) модифицируемого разряда; разряды D6-D4 не используются.

Сброс/установку разрядов канала С можно использовать для выработки сигналов запроса прерывания от ППИ.

Для каждого из каналов А и В в ППИ имеется триггер разрешения прерывания, установка/сброс которого осуществляется управляющим словом установки/сброса определенного разряда канала С. Если триггер разрешения прерывания соответствующего канала установлен (INTE=1), то ППИ может сформировать сигнал запроса прерывания при готовности внешнего устройства к вводу или выводу.

Таблица 2. Операции, задаваемые управляющими сигналами ППИ

Операция	CS	RD	WR	A1	A0
Запись управляющего слова из МП	0	1	0	1	1
Запись в канал А	0	1	0	0	0
Запись в канал В	0	1	0	0	1
Запись в канал С	0	1	0	1	0
Чтение из канала А	0	0	1	0	0
Чтение из канала В	0	0	1	0	1
Чтение из канала С	0	0	1	1	0
Отключение ППИ от D(7-0)	1	X	X	X	X

ПРИМЕЧАНИЕ. X - безразличное состояние сигнала.

Режим 0 применяется при синхронном обмене или при программной организации асинхронного обмена. Микросхема может рассматриваться в этом режиме как устройство, состоящее из 4-х портов

(два 8-разрядных и два 4-разрядных), независимо настраиваемых на ввод или вывод. Вывод информации осуществляется по команде OUT микропроцессора с фиксацией выводимой информации в регистрах каналов, а ввод по команде IN без запоминания информации.

Режим 1 обеспечивает стробируемый однонаправленный обмен информацией с внешним устройством. Передача данных производится по каналам А и В, а линии канала С управляют передачей. Работу канала в режиме 1 сопровождают три управляющих сигнала. Если один из каналов запрограммировать на режим 1, то остальные 13 интерфейсных линий можно использовать в режиме 0. Если оба канала запрограммированы на режим 1, то оставшиеся 2 интерфейсные линии канала С могут быть настроены на ввод или вывод. В режиме 1 для ввода информации используются следующие управляющие сигналы:

- строб приема (STB) - входной сигнал, формируемый внешним устройством указывает на готовность ВУ к вводу информации;
- подтверждение приема (IBF) - выходной сигнал ППИ, сообщающий ВУ об окончании приема данных в канал; формируется по спаду STB;
- запрос прерывания (INTR) - выходной сигнал ППИ, информирующий МП о завершении приема информации в канал; Н-уровень сигнала устанавливается при STB=1, IBF=1 и INTE=1; сбрасывается спадом сигнала RD.

Для операции ввода управление сигналом INTE канала А осуществляется по линии PC4, а канала В - по линии PC2. Для вывода информации в режиме 1 используются следующие управляющие сигналы:

- строб записи (OBF) - выходной сигнал, указывающий ВУ о готовности к выводу; формируется по фронту WR;
- подтверждение записи (ACK) - входной сигнал от ВУ, подтверждающий прием информации из ППИ;
- запрос прерывания (INTR) - выходной сигнал ППИ, информирующий МП о завершении операции вывода информации; Н-уровень сигнала устанавливается по фронту сигнала ACK при OBF=1 и INTR=1; сбрасывается сигналом WR.

Для операции вывода управление сигналом INTE канала А осуществляется по линии PC6, а канала В - по линии PC2.

На рис.2а приведен пример конфигурации ППИ в режиме 1 и соответствующее ему управляющее слово для ввода по каналам А,В, а на рис.2б - для вывода. Не используемые для передачи управляющих сигналов линии PC7, PC6 (рис.2а) и PC5, PC4 (рис.2б) могут быть запрограммированы на ввод (D3=1) или вывод (D3=0). На рис.2в приведен вариант конфигурации ППИ в режиме 1 для вывода информации по каналу А и вводу по каналу В. Управляющее слово этого

варианта имеет вид 1010D311X, где D3 определяет работу линий PC5, PC4 на ввод или вывод.

Режим 2 обеспечивает двунаправленную передачу информации по каналу А к ВУ и обратно. Процесс обмена сопровождаются 5 управляющих сигналами, подаваемых по линиям PC7 - PC3. Оставшиеся 11 интерфейсных линий могут настраиваться на режим 0 или режим 1. Распределение сигналов по интерфейсным линиям и управляющее слово режима 2 приведены на рис.3а. Разряд D0 в этой конфигурации ППИ определяет настройку на ввод или вывод интерфейсных линий PC2, PC1 и PC0. Функции управляющих сигналов аналогичны рассмотренным выше сигналам для режима 1. Управление установкой внутреннего сигнала INTE для операции ввода осуществляется по линии PC4, а для операции вывода - по линии PC6.

На рис.3б показан один из возможных вариантов комбинированного режима работы ППИ, в котором канал А запрограммирован на режим 2, а канал В - на вывод в режиме 1. В режимах 1 и 2 возможно проведение контроля за состоянием работы внешнего устройства и ППИ. Контроль осуществляется чтением слова - состояния канала С по команде OUT. Форматы слова состояния показаны на рис.3в. Для режима 1 сигналы I/O в разрядах с определенными номерами указывают на операцию ввода или вывода по интерфейсным линиям канала С с такими же номерами. Для режима 2 значения разрядов D2 - D0 определяются только режимом работы группы В.

Основные электрические параметры микросхемы KP580BB55 следующие :

Выходное напряжение логического нуля	Uol, В	< 0.4
Выходное напряжение логической единицы	Uoh, В	> 2.4
Ток потребления от источника питания	Icc, mA	< 60
Ток утечки каналов А, В, С, D при невыбранном режиме	Iioz, mA	-100..100
Ток утечки на управляющих входах		