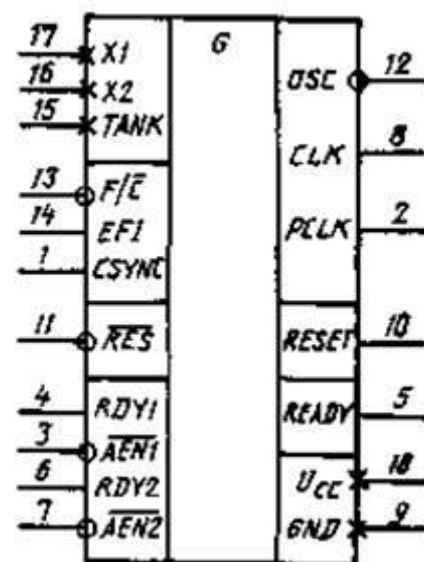


Микросхема КР1810ГФ84

Микросхема КР1810ГФ84 представляет собой тактовый генератор и задающее устройство для микропроцессора КМ1810ВМ86. Ее значение — формирование тактовых сигналов для микропроцессора и периферийных устройств, а также сигналов «Установка» и «Готовность». Условное графическое обозначение микросхемы приведено на рис. 1, назначение выводов — в табл. 1, функциональная схема показана на рис. 2. Микросхема состоит из следующих функциональных узлов: задающего мультивибратора, делителей на 2 и на 3, формирователя тактового сигнала, схем синхронизации и выбора задающей частоты и схем формирования сигналов «Установка» и «Готовность».



Вывод	Обозначение	Тип вывода	Функциональное назначение выводов
1	CSYNC	Вход	Синхронизация
2	PCLK	Выход	Периферийный тактовый сигнал ТТЛ
3	AEN1	Вход	Адрес готовности шины 1
4	RDY1	Вход	Сигнал готовности шины 1
5	READY	Выход	Готовность
6	RDY2	Вход	Сигнал готовности шины 2
7	AEN2	Вход	Адрес готовности шины 2
8	CLK	Выход	Тактовый сигнал МОП
9	GND	—	Общий
10	RESET	Выход	Установка
11	~RES	Вход	Сигнал установки
12	OSC	Выход	Мультивибратор
13	F/C~	Вход	Выбор источника частоты
14	EF1	Вход	Внешняя частота
15	TANK	—	Вывод подключения LC-контура
16, 17	X2, X1	—	Выводы подключения резонатора
18	Ucc	—	Напряжение питания

В качестве источника частоты в микросхеме используется кварцевый резонатор, подключаемый к выводам $X1$ и $X2$ мультивибратора (при этом на входе F/C должен быть сигнал низкого уровня), либо внешний ТТЛ-сигнал, поступающий на вход EFI (на входе F/C сигнал высокого уровня). Выбранный источник должен генерировать на трехкратной частоте тактового сигнала CLK , требуемой для микропроцессора. При использовании кварцевого резонатора возможна работа на его гармониках. В этом случае к выводу $TANK$ подключается резонансный Z-C-контур.

Параметр	Обозначение	Значения мин.	Параметров макс.
Напряжение питания, В	V_{EE}	4,75	5,25
Входное напряжение низкого уровня, В	U_L	—	0,8
Входное напряжение высокого уровня, В:			
для входа RES		2,6	5,25
для остальных входов	U_H	2,0	5,25
Выходной ток низкого уровня, мА	I_{OL}	—	5,0
Выходной ток высокого уровня, мА		—	—1,0
Емкость нагрузки, пФ: выхода CLK	C_L, CLK	—	100
	C	—	30
Длительность фронта (среза) входного импульса, не:			
для входа EFI	$t_{LH} < CH >$		5(5)
для входа RES		Не ограничена	
для остальных входов		18(18)**	
иа входе EFI , не	$t_{WL}, t_{EFn'WH}, t_{EFI}$		
Частота генерирования на выходе OSC , МГц	f_{osc}		25
Частота следования импульсов на входе EFI , МГц	f_{EFI}		25 или
			$t_{EFI} > 40$ не

Параметр	Обозначение	Значения параметров [мин. (макс .)]
Период следования импульсов тактового сигнала CLK , не	$TC1.K$	125(500)
Зремя установления сигналов $RDY1$, $RDY2$ относительно сигнала CLK , не	$t_{SU}(CLK \sim RDY)$	35
Время сохранения сигналов $RDY1$, $RDY2$ относительно сигнала CLK , не	$t_{V}(CLK - RDY)$	0
Зремя установления сигналов $AEN1$, $AEN2$ относительно сигналов $RDY1$, $RDY2$ соответственно, не	$t_{SV}\{RDY - JET.\}$	15
Зремя сохранения сигналов $AEN1$, $AEN2$ относительно сигнала CLK , не	$t_{H}^{CLK-AEN}$	0
Зремя установления сигнала $CSYNC$ относительно сигнала EFI , не	$t_{SW}(EFI - CSYNC)$	20
Время сохранения сигнала $CSYNC$ относительно сигнала	$t_{vt}.EFI - CSYNC)$	20
Длительность сигнала высокого уровня на входе $CSYNC$, не	$t_{VH}, CSYSC$	27- $\xi P/$
Время установления сигнала RES относительно сигнала CLK , не	$t_{SU}(CLK RES)$	65*
Зремя сохранения сигнала RES относительно сигнала CLK . не	$t_{V}\{CLK - RES\}$	20*