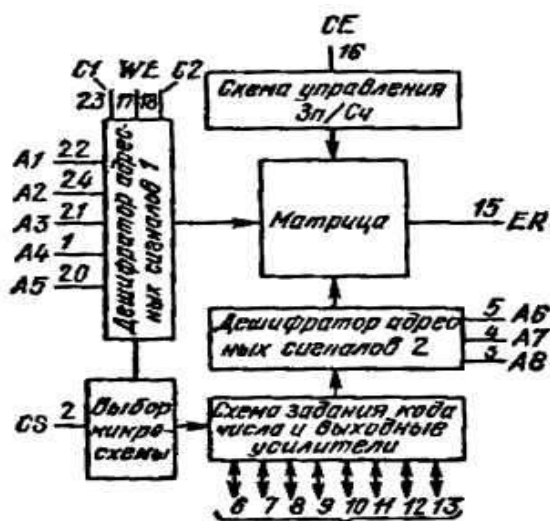


K558PP1, K558PP1A, KM558PP1, KP558PP1, KP558PP1A

Микросхемы представляют собой постоянное запоминающее устройство емкостью 2к (256 x 8) с возможностью многократного электрического перепрограммирования (стирание предыдущей информации, запись новой) со схемами управления, с сохранением информации при отключенном напряжении питания. Изготовлены по рМОП технологии с алюминиевым затвором. В состав ИС входят схемы управления дешифраторами строк и столбцов, адресные усилители, дешифраторы строк и столбцов, согласователи уровня, схема выбора микросхемы, нагрузочные ключи, ячейки памяти, дешифраторные ключи, усилитель входа, усилители выхода, схема управления записи-считывания. Содержат 7136 интегральных элементов. Корпус типа 405.24-2, масса не более 2 г, 405.24-7, масса не более 2,5 г и 239.24-2, масса не более 4,5 г.



Условное графическое обозначение K558PP1, KM558PP1, KP558PP1



Структурная схема K558PP1, KM558PP1, KP558PP1

Назначение выводов: 1, 3, 4, 5, 20, 21, 22, 24 - входы адресные соответственно А4, А8, А7, А6, А5, А3, А1, А2; 2 - вход сигнала выбора микросхемы; 6, 7, 8, 9, 10, 11, 12, 13 - выходы-входы усилителей DI0...DI7 (DO0...DO7); 14 - напряжение питания ($U_{п2}$); 15 - вход сигнала стирания ERA; 16 - вход сигнала разрешения EWR; 17 - вход сигнала записи-считывания $\overline{WR/RD}$; 18 - вход тактового сигнала C2; 19 - напряжение питания ($-U_{п1}$); 23 - вход тактового сигнала C1.

Электрические параметры

Номинальное напряжение питания:

- $U_{п1}$ -12 В \pm 5%
- $U_{п2}$ 5 В \pm 5%

Выходное напряжение низкого уровня $\leq 0,3$ В

Выходное напряжение высокого уровня $\geq 2,6$ В

Динамический ток потребления ≤ 20 мА

Удельная потребляемая мощность в режиме обращения $\leq 0,18$ мВт/бит

Время выборки адреса:

- K558PP1, KM558PP1, KP558PP1 ≤ 5 мкс
- K558PP1A, KM558PP1A, KP558PP1A ≤ 3 мкс

Время хранения информации при отключенном питании ≥ 3000 ч

Количество циклов перепрограммирования $\geq 1 \cdot 10^4$ цикл

Емкость выводов относительно вывода $U_{п2}$:

- вход адресный ≤ 10 пФ
- вход сигнала выбора; выход-вход;
вход тактового сигнала ≤ 15 пФ

Предельно допустимые режимы эксплуатации

Напряжение литания $U_{п1}$ -12,6...-11,4 В

Напряжение питания $U_{п2}$ 4,75...5,25 В

Входное напряжение высокого уровня ($U_{п2} - 0,1$)...
($U_{п2} + 0,1$) В

Входное напряжение низкого уровня:

- в режиме считывания -0,4...0 В
- в режиме записи -31,5...-28,5 В

Емкость нагрузки ≤ 300 пФ

Температура окружающей среды -45...+70 °С

Рекомендации по применению

При транспортировке и хранении ИС их выводы должны быть закорочены до момента установки в аппаратуру. Допустимое значение статического потенциала 200 В. Корпус 405.24-2 и теплорастекатель корпуса 405.24-7 микросхемы находятся под напряжением и не должны соприкасаться с проводниками и элементами монтажа. Источники питания ИС и схем, с которыми она согласуется по входам и выходам, должны быть общими. Время задержки сигналов между режимами записи и считывания, стирания и считывания, стирания и записи должны быть не менее 5 мс. Для восстановления уровней внутренних узлов ИС до уровней режима считывания после каждого режима записи или после каждого режима стирания, перед считыванием информации должно быть произведено принудительное однократное считывание информации (без ее использования) по всем адресам микросхемы. Вместо принудительного считывания допускается начинать считывание информации после выдержки не менее 60 с при включенных источниках $U_{п1}$, $U_{п2}$ при высоком уровне сигнала входной информации на остальных выводах или в режиме хранения информации при отключенных источниках питания (все выводы ИС соединены с выводом $U_{п2}$). Время хранения информации при отключенном напряжении питания при $T = 70\text{ }^{\circ}\text{C}$ не менее 2000 ч.